



Международный год к 100-летию Г.С. Альтшуллера
The International Year Dedicated to the 100th Birth Anniversary of G.S. Altshuller

Совместный вебинар Саммита разработчиков ТРИЗ и MATRIZ Official

Joint Webinar of the TRIZ Developers Summit and MATRIZ Official

21.03.2026



G.S. Altshuller
Founder of TRIZ, science
fiction writer

20.03.2026
200 Days left

The International Year of Genrich Saulovich Altshuller.
100th anniversary of his birth

15

1926

October

2026



Ли Хуан Е
Li Huangye



Михаил Рубин
Mikhail Rubin

**Логическое описание и практическое применение
линий развития технических систем**
**Logical description and practical application of the
development lines of technical systems**

Содержание презентации / Contents of the presentation

1. Линии развития технических систем в работах Альтшуллера и других авторов;
 2. Линии развития в бизнесе, общесистемные линии развития;
 3. Структура и логика построения линий развития: требования, противоречия, ИКР, последовательность шагов;
 4. Плоскости и пространства эволюции систем;
 5. Отличия логического описания линий развития систем от их практического применения в процессе эволюции систем.
-
1. **Lines of development of technical systems in the works of Altshuller and other authors;**
 2. **Lines of development in business, general system lines of development;**
 3. **Structure and logic of constructing lines of development: requirements, contradictions, IFR (Ideal Final Result), sequence of steps;**
 4. **Planes and spaces of system evolution;**
 5. **Differences between the logical description of system development lines and their practical application in the process of system evolution.**

Законы развития систем Г.С. Альтшуллера / G.S. Altshuller's Laws of System Development

СТАТИКА

- Закон полноты частей системы
- Закон «энергетической проводимости» системы
- Закон согласования ритмики частей системы

КИНЕМАТИКА

- Закон увеличения степени идеальности системы
- Закон неравномерности развития частей системы
- Закон перехода в надсистему

ДИНАМИКА

- Закон перехода с макроуровня на микроуровень
- Закон повышения степени вепольности

STATICS

- Law of completeness of parts of the system
- Law of "energy conductivity" of the system
- Law of coordination of rhythms of parts of the system

KINEMATICS

- Law of increasing the degree of ideality of the system
- Law of uneven development of parts of the system
- Law of transition to a supersystem

DYNAMICS

- Law of transition from the macro-level to the micro-level
- Law of increasing the degree of su-field involvement (vepolness)

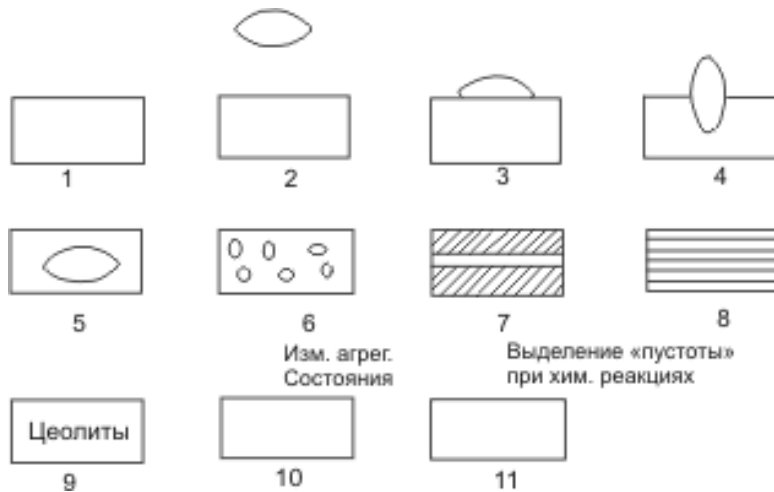
Линии развития технических систем в работах Альтшуллера / Lines of development of technical systems in the works of Altshuller

- Линия развития в соответствии с S-образной кривой
 - Линия моно-би-поли-свертывание
 - Линия пустотности
 - Линия дробления-объединения
 - Линия динамизации
- Line of development in accordance with the S-curve
 - Mono-Bi-Poly-Trimming line
 - Line of hollows (Cavitation)
 - Line of fragmentation-integration
 - Line of dynamization

Линии развития в работах других авторов/ Lines of development in the works of other authors

Верткин И.М.

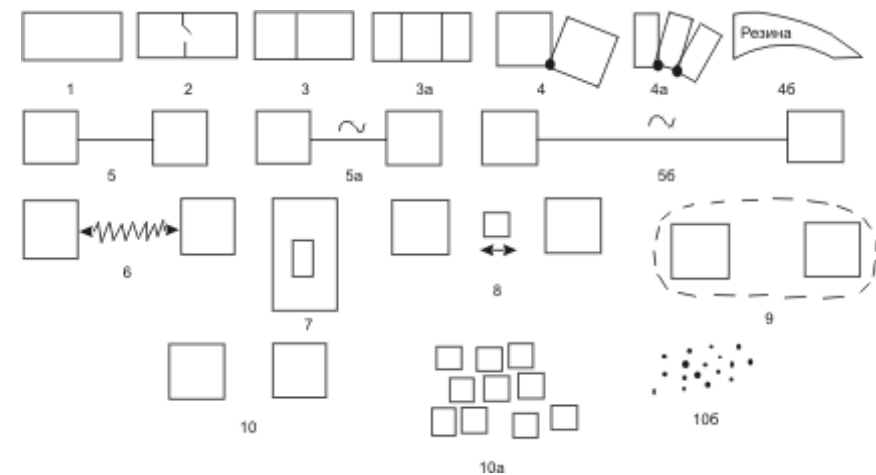
- ЛИНИЯ УВЕЛИЧЕНИЯ "ПУСТОТНОСТИ "
- ЛИНИЯ: ДРОБЛЕНИЕ



Вполне возможно, что линии связаны между собой и могут рассматриваться как координатные оси многомерного "пространства развития системы".

Vertkin, I.M.

- LINE OF INCREASING "HOLLOWNESS"
- LINE: FRAGMENTATION



It is entirely possible that the lines are interconnected and can be viewed as coordinate axes of a multidimensional "system development space."

Линии развития в работах других авторов/ Lines of development in the works of other authors

Ю. Саламатов

- Цепочка развития капиллярно-пористых материалов (КПМ)
- Развертывание и свертывание технических систем

В. Фей

- Идеальность технических систем (идеальное вещество)
- Хронокинематика (линии идеализации технических систем во времени)

Yu. Salamatov

- Development chain of capillary-porous materials (CPM)
- Deployment and trimming of technical systems

V. Fey

- Ideality of technical systems (ideal substance)
- Chronokinematics (lines of idealization of technical systems over time)

Линии развития в работах других авторов/ Lines of development in the works of other authors

М. Рубин

- L1. Линия введения элементов (веществ)
- L2. Линия введения и развития полей взаимодействия
- L3. Линия дробления и динамизации
- L4. Линии согласования-рассогласования и структуризации
- L5. Линия «моно – би – поли – свертывание»
- L6. Линии коллективно-индивидуального использования систем
- L7. Линия развития по S-образной кривой
- L8. Линия перехода на микроуровень
- L9. Линия перехода в надсистемы
- L10. Линия ухода от земных условий

Линии развития в работах других авторов/ Lines of development in the works of other authors

M. Rubin

- L1. Line of introduction of elements (substances)**
- L2. Line of introduction and development of interaction fields**
- L3. Line of fragmentation and dynamization**
- L4. Lines of coordination-decoordination and structurization**
- L5. Mono – Bi – Poly – Trimming line**
- L6. Lines of collective-individual system utilization**
- L7. Line of development along the S-curve**
- L8. Micro-level transition line**
- L9. Supersystems transition line**
- L10. Line of departure from terrestrial conditions**

Линии развития в работах других авторов/ Lines of development in the works of other authors

С. Литвин

- Закон перехода в надсистему;
- Закон повышения свернутости;
- Закон повышения эффективности использования потоков;
- Закон повышения согласованности;
- Закон неравномерного развития частей технической системы;
- Закон повышения полноты технической системы;
- Закон идеальности механизмов свертывания.

S. Litvin

- Law of transition to a supersystem;
- Law of increasing convolution (trimming);
- Law of increasing the efficiency of flow utilization;
- Law of increasing coordination;
- Law of uneven development of technical system parts;
- Law of increasing the completeness of a technical system;
- Law of ideality of trimming (convolution) mechanisms.

Линии развития в работах других авторов/ Lines of development in the works of other authors

Б. Злотин

1. Эволюция ТС.
2. Вытеснение человека из ТС.
3. Увеличение степени идеальности ТС.
4. Развертывание-свертывание ТС.
5. Повышение динамичности и управляемости ТС.
6. Переход на микроуровень и к использованию полей
7. Согласование - рассогласование ТС.
8. Дробление ТС.

B. Zlotin

1. Evolution of TS (Technical Systems).
2. Displacement of the human from the TS.
3. Increasing the degree of ideality of the TS.
4. Deployment-Trimming (Convolution) of the TS.
5. Increasing the dynamism and controllability of the TS.
6. Transition to the micro-level and to the use of fields.
7. Coordination-Decoordination of the TS.
8. Fragmentation of the TS.

Линии развития в работах других авторов/ Lines of development in the works of other authors

Н. Шпаковский

1. Переход «Моно-би-поли»
2. Свертывание состава системы
3. Развертывание – свертывание состава системы
4. Дробление объектов и веществ
5. Эволюция свойств поверхности
6. Эволюция внутренней структуры
7. Геометрическая эволюция
8. Линия «Динамизация»
9. Повышение управляемости
10. Повышение согласования действия компонентов системы

N. Shpakovsky

1. "Mono-bi-poly" transition
2. Trimming (convolution) of the system composition
3. Deployment – Trimming of the system composition
4. Fragmentation of objects and substances
5. Evolution of surface properties
6. Evolution of internal structure
7. Geometric evolution
8. "Dynamization" line
9. Increasing controllability
10. Increasing the coordination of system component actions

Линии развития бизнес-систем / Lines of development of business systems

Линии формирования и развития бизнес-систем:

- BUS.4.1. Линии формирования цепочек создания ценностей (ЦСЦ) в организации
- BUS.4.2. Линия формирования структуры организации

Линии продукта:

- BUS.4.3. Линия объектов бизнеса
- BUS.4.4. Линия цены и оплаты
- BUS.4.5. Линия ассортимента
- BUS.4.6. Линия развития рынка
- BUS.4.7. Линия развития покупателя

Lines of formation and development of business systems:

- BUS.4.1. Lines of value chain formation (VCF) in the organization
- BUS.4.2. Line of organizational structure formation

Product lines:

- BUS.4.3. Line of business objects
- BUS.4.4. Line of price and payment
- BUS.4.5. Line of product assortment
- BUS.4.6. Line of market development
- BUS.4.7. Line of buyer development

Линии развития бизнес-систем / Lines of development of business systems

- **BUS.4.1. Линии формирования цепочек создания ценностей (ЦСЦ) в организации**
- **Противоречие:** Разработка, производство, дизайн, затраты, реклама/бренд, система и место продаж должны быть собственными (чтобы контролировать ситуацию) и должны быть «чужими» (чтобы не тратить свои ресурсы)
 1. Вначале, работа ведется только с клиентами: магазин (работа только с зашедшими покупателями).
 2. Затем, происходит расширение перечня активностей взаимодействия на всю воронку продаж.
 3. "Отдел продаж" в пределе: через "клиенты сами формируют воронку вовлекая потенциальных клиентов с самого раннего детства и сопровождая их в течение всей жизни" (сетевой маркетинг) до "площадка, куда приходят "партнёры" и приводят своих клиентов«.
 4. Повышение среднего чека и объема покупок, специальные предложения (конверсии).
 5. Эмоциональные и денежные бонусы, индивидуальный подход и кастомизация, удобство оплаты и приемы установления цен. Продажи без посредников. Использование интернет-технологий. Франчайзинг.

Линии развития бизнес-систем / Lines of development of business systems

- **BUS.4.1. Lines of value chain formation (VCF) in the organization**
- **Contradiction:** Development, production, design, costs, advertising/branding, and the sales system and location must be proprietary (in order to control the situation) and must be "external" (in order not to waste one's own resources).
 1. **Initially**, work is carried out only with clients: the store (working only with customers who have entered).
 2. **Then**, the list of interaction activities expands to encompass the entire sales funnel.
 3. **The "Sales Department" at the limit:** from "clients themselves forming the funnel by engaging potential clients from early childhood and accompanying them throughout their entire lives" (network marketing) to "a platform where 'partners' come and bring their own clients."
 4. **Increasing the average check and purchase volume**, special offers (conversions).
 5. **Emotional and monetary bonuses**, individual approach and customization, payment convenience and pricing techniques. Sales without intermediaries. Use of internet technologies. Franchising.

Функционально-целевая система / Functional-target system

- Функционально-целевая система – это система, сформированная для выполнения комплекса полезных функций и достижения целей в соответствии с требованиями надсистем и принципом действия данной системы.
 - Функционально-целевая система формируется на основе самоорганизации, естественного или искусственного отбора, или в результате целенаправленных действий одной из надсистем.
 - К функционально-целевым системам можно отнести биологические системы, технические системы, социальные, экономические, научные и другие системы.
-
- A functional-target system is a system formed to perform a set of useful functions and to achieve goals in accordance with the requirements of supersystems and the operating principle of this system.
 - A functional-target system is formed on the basis of self-organization, natural or artificial selection, or as a result of purposeful actions of one of the supersystems.
 - Functional-target systems include biological systems, technical systems, social, economic, scientific and other systems.

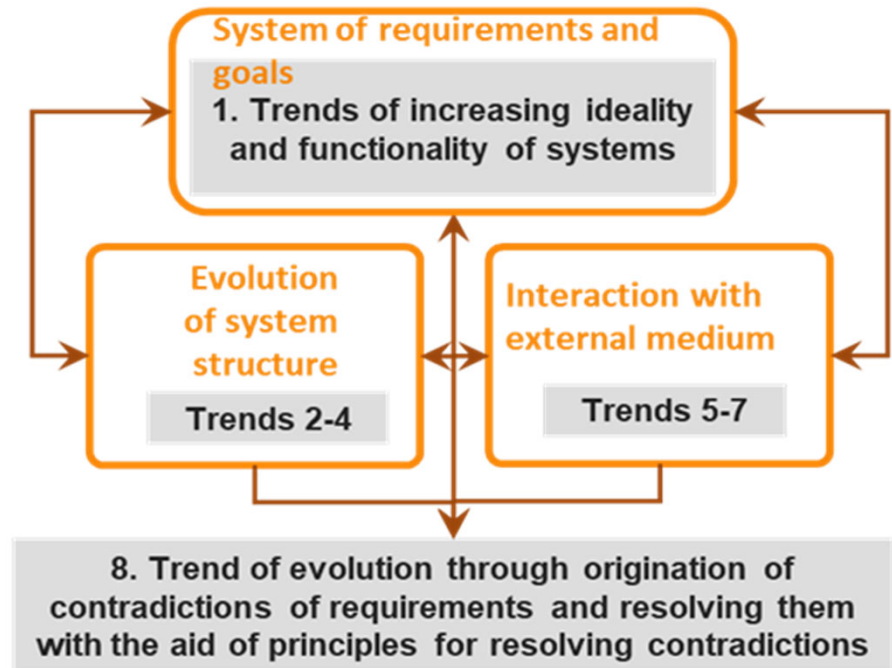
Закон развития функционально-целевых систем (ЗРФЦС) / Laws of development of functional-target systems (LDFTS)

- Закон развития функционально-целевой системы (ЗРФЦС) – это объективный закон, в котором описано устойчивое направление эволюции функционально-целевой системы, обеспечивающее повышение ее конкурентоспособности на уровне системного филогенеза.
- Законы развития функционально-целевых систем внутренне не противоречивы. Каждый закон может иметь уточнения в виде следствий из закона.
- На основе ЗРФЦС формулируются линии развития функционально-целевых систем, разрабатываются методики анализа функционально-целевых систем и прогнозирования их развития.
- Иерархия комплекса ЗРФЦС построена на верховенстве закона стремления к идеальности.
- Law of development of functional-target system (LDFTS) is an objective law that describes a stable direction of evolution of a functional-target system, which ensures an increase in its competitiveness at the level of systemic phylogenesis.
- The laws of development of functional-target systems are not internally contradictory. Each law can have clarifications in the form of consequences from the law.
- On the basis of the LDFTS, we can formulate lines of development of functional-target systems, and design methods for analyzing functional-target systems and forecasting their development.
- The hierarchy of the LDFTS is built on the supremacy of the law of striving for ideality.

Структура комплекса законов развития функционально-целевых систем / Scheme for laws of development of functional-target systems complex



Линии (плоскости, пространства) развития функционально-целевых систем



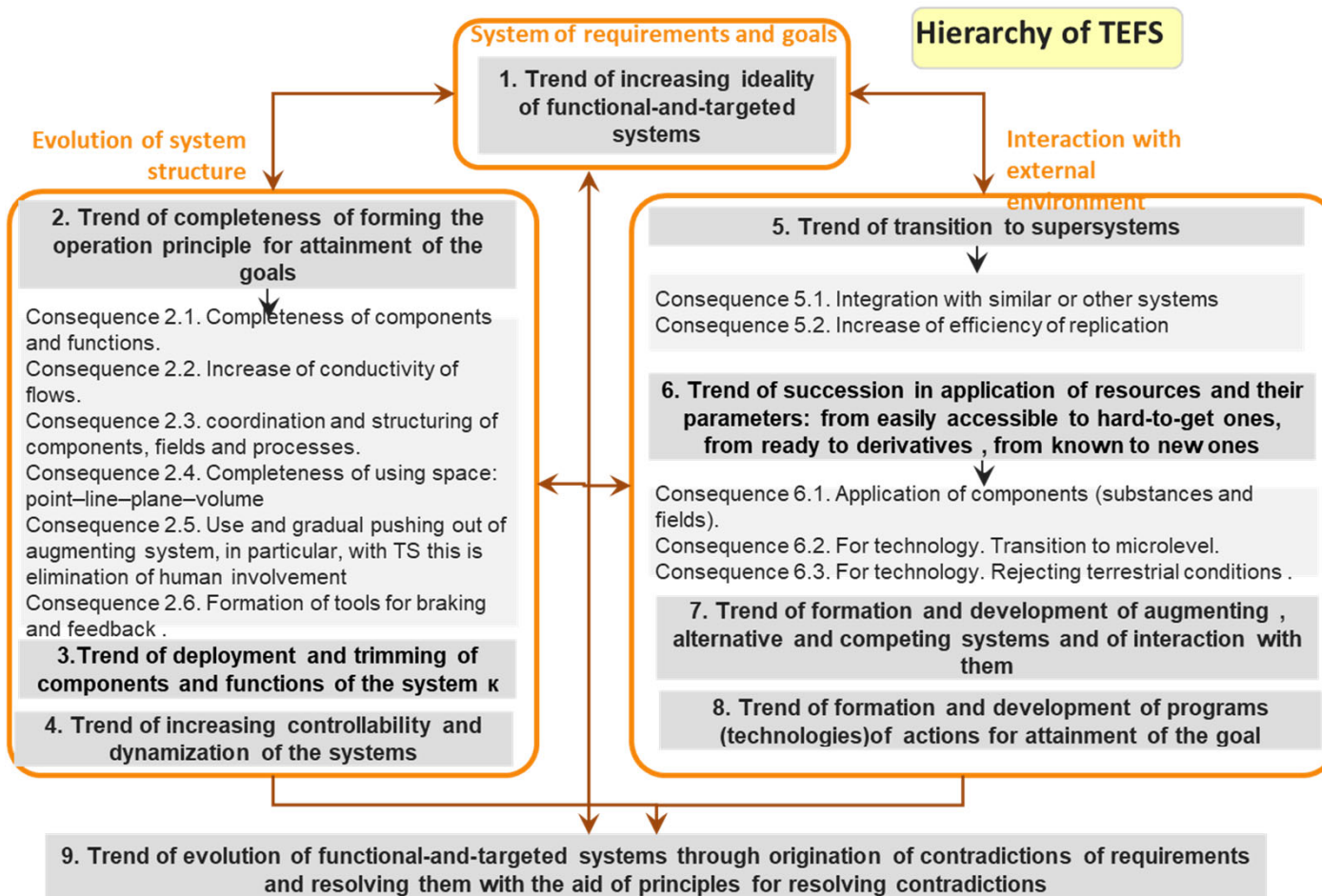
Lines (planes, spaces) of evolution of functional-and-targeted systems

Комплекс законов развития функционально-целевых систем



Линии (плоскости, пространства) развития функционально-целевых систем

- L1. Линия введения элементов (веществ)
- L2. Линия введения и развития полей взаимодействия
- L3. Линия дробления и динамизации
- L4. Линии согласования-рассогласования и структуризации
- L5. Линия «моно – би – поли – свертывание»
- L6. Линии коллективно-индивидуального использования систем
- L7. Линия развития по S-образной кривой



A set of Laws of development of functional-target systems

Lines (planes, spaces) of evolution of functional-and-targeted systems

- L1. Line of introducing elements (substances)
- L2. Line of introduction and development of interaction fields
- L3. Line of fragmentation and dynamization
- L4. Lines of coordination-discoordination and structuring
- L5. Line of «mono – bi – poly – trimming»
- L6. Lines of collective/individual use of systems
- L7. Line of S-curve evolution

Линии развития функционально-целевых систем / Lines of development of functional-target systems

- L1. Линия введения элементов (веществ)
- L2. Линия введения и развития полей взаимодействия
- L3. Линия дробления и динамизации
- L4. Линии согласования-рассогласования и структуризации
- L5. Линия «моно – би – поли – свертывание»
- L6. Линии коллективно-индивидуального использования систем
- L7. Линия развития по S-образной кривой
- L8. Линия перехода на микроуровень
- L9. Линия перехода в надсистемы
- L10. Линия ухода от земных условий

- L1. Line of introducing elements (substances)
- L2. Line of introduction and evolution of interaction fields
- L3. Line of fragmentation and dynamization
- L4. Lines of coordination-discoordination and structuring
- L5. Line «mono – bi – poly – trimming»
- L6. Lines of collective and individual use of systems
- L7. Line of S-curve evolution
- L8. Micro-level transition line
- L9. Line of transition to supersystems
- L10. Line of departure from earthly conditions

Связь цели, принципа действия и функций систем / Connection of goal, operating principle and functions



Модель линии развития систем / Model for line of system development

Вполне возможно, что линии связаны между собой и могут рассматриваться как координатные оси многомерного "пространства развития системы".

Модель для каждой линии развития:

- К каким законам относится линия развития;
- Какие противоречия требований разрешает;
- К какому ИКР приближает ;
- Какие шаги изменений в системе предусматривает (не менее 3-х шагов приближения к ИКР)

ИКР
IFR

Model for each development line:

What laws does the line of development refer to;
What conflicting requirements does it resolve;
To which IFR does it lead;
What steps of changes in the system does it envisage (at least 3 steps to IFR)

It is quite possible that the lines are interconnected and can be considered as coordinate axes of a multidimensional "system development space".

Требование 1

Requirement 1

Требование 2

Requirement 2

Пример: Развития системы «Микросхема» / Example: Development of the “Microcircuit” system

Противоречие требований

- Если увеличивать сложность и функциональность электронных устройств, то повышается их производительность и полезность (Требование 1: эффективность, многофункциональность), но растут энергопотребление, тепловыделение и стоимость (Требование 2: энергоэффективность, компактность, надежность).

Идеальный конечный результат (ИКР)

- Электронные компоненты САМИ минимизируют энергопотребление и тепловыделение, сохраняя высокую производительность без усложнения конструкции.

Conflicting requirements

- Increasing the complexity and functionality of electronic devices improves their performance and usefulness (Requirement 1: efficiency, multifunctionality), but also increases energy consumption, heat dissipation, and cost (Requirement 2: energy efficiency, compactness, reliability).

ideal final result (IFR)

- Electronic components themselves minimize energy consumption and heat dissipation while maintaining high performance without complicating the design.

Пример: Развития системы «Микросхема» / Example: Development of the “Microcircuit” system

Перечень типовых шагов по устранению противоречия

- Оптимизация материалов (переход от вакуумных ламп к полупроводникам).
- **Миниатюризация** (уменьшение размеров транзисторов, закон Мура).
- Энергоэффективные архитектуры (низковольтные процессоры, многоядерные системы).
- Использование новых физических принципов (квантовые вычисления, оптоэлектроника).
- Адаптивное управление (динамическое регулирование частоты и напряжения).
- Интеграция в надсистему (облачные вычисления, распределенные системы).

List of typical steps to resolve the contradiction

- **Material optimization** (transition from vacuum tubes to semiconductors).
- **Miniaturization** (reduction in transistor size, Moore's Law).
- **Energy-efficient architectures** (low-voltage processors, multi-core systems).
- **Use of new physical principles** (quantum computing, optoelectronics).
- **Adaptive control** (dynamic frequency and voltage regulation).
- **Integration into a supersystem** (cloud computing, distributed systems).

Пример: Развития системы «Микросхема» по направлению миниатюризации

Развитие полупроводниковой промышленности представляет собой комплексный инновационный процесс, продвигающийся от макроскопического к микроскопическому уровню и от отдельных прорывов к системной интеграции. Ниже приведены только основные технологии миниатюризации на уровне компонентов с момента появления транзистора.

Название	Год разработки	Ключевые технологии	Идеальность
MOSFET	1959	Создание двумерных (2D) структур на кремниевых пластинах является основой интегральных схем.	Схема эталонных показателей для оценки последующего технологического идеализма.
CMOS	1963	Использование пар транзисторов р-типа и n-типа значительно снижает статическое энергопотребление.	Достижение 100-кратного уменьшения знаменателя за счет «нулевого статического энергопотребления» — величайший скачок в истории идеализации.
HKMG	2007	Сначала вводится диэлектрик HfO_2 с высокой диэлектрической проницаемостью и металлический затвор, а затем выполняется репликация/склеивание методом атомно-слоевого осаждения (ALD) для разрушения туннельного барьера SiO_2 , что позволяет достичь эквивалентной толщины оксида <1 нм.	Боковая стенка с высокой диэлектрической проницаемостью уменьшает утечку затвора в 100 раз, сохраняя при этом низкое время окончания (EOT), снижая допустимое напряжение на 20% и расширяя технологическое окно.
FinFET	2011	Переход транзисторов от двумерной плоскости к трехмерной «ребристой» структуре улучшает трехсторонний контроль затвора над каналом.	Технология 3D triple-gate уменьшает подпороговый размах с 100 мВ/дек до 70 мВ/дек, одновременно снижая напряжение и площадь.
GAA Nanosheet	2022	Дальнейшее развитие позволяет затвору окружать канал со всех четырех сторон, обеспечивая максимальный контроль над током.	Четырехсторонний затвор + нанолистовое штабелирование обеспечивают первую толщину канала 3 нм при сохранении подвижности, дополнительно снижая напряжение в 0,7 раза.
CFET	2025-2030	n- и p-слоистые структуры объединены вертикально, обеспечивая общий исток/сток и затвор, что устраняет необходимость в изолирующем зазоре n-p-слоистой структуры.	Это уменьшает площадь на 50% при сохранении четырёхстороннего управления затвором, увеличивает ток управления на 20% и совместимо с питанием объединительной платы на уровне кристалла.
2D-CFET	2030+	Введен монослойный канал MX_2 /графен с последующим вертикальным слиянием атомных кристаллов n/p.	Толщина канала составляет 0,6–1,2 нм. Увеличено квантовое ограничение, одновременно используются технологии обратного питания и четырёхстороннего затвора. Ток возбуждения увеличен на 30%, а подпороговый размах снижен до менее 60 мВ/дек.

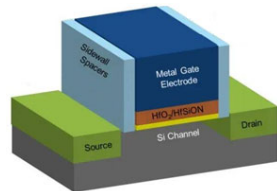
Example: Development of the "Microcircuit" system in the direction of miniaturization

- The development of the semiconductor industry is a complex innovation process, moving from the macroscopic to the microscopic level and from individual breakthroughs to system integration. Below are just the main technologies for component-level miniaturization since the advent of the transistor.

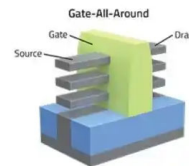
Name	Year of development	Key technologies	Ideality
MOSFET	1959	The creation of two-dimensional (2D) structures on silicon wafers is the foundation of integrated circuits.	A benchmark scheme for evaluating subsequent technological idealism.
CMOS	1963	Using pairs of p-type and n-type transistors significantly reduces static power consumption.	Achieving a 100-fold reduction in the denominator due to "zero static power" is the greatest leap in the history of idealization.
HKMG	2007	First, a high-k HfO ₂ dielectric + metal gate is introduced, followed by replication/ALD stacking to break down the SiO ₂ tunneling barrier, achieving an equivalent oxide thickness of <1 nm.	The high-k sidewall reduces gate leakage by 100x while maintaining a low end-of-time (EOT), reducing the allowable voltage by 20%, and increasing the process window.
FinFET	2011	The transition from a two-dimensional plane to a three-dimensional "ribbed" transistor structure improves the gate's three-sided control over the channel.	3D triple-gate technology reduces the subthreshold swing from 100 mV/dec to 70 mV/dec, simultaneously reducing voltage and area.
GAA Nanosheet	2022	Further developments allow the gate to surround the channel on all four sides, providing maximum current control.	Four-sided gate + nanosheet stacking enables the first channel thickness of 3 nm while maintaining mobility, further reducing voltage by 0.7x..
CFET	2025-2030	The n- and p-sheets are vertically merged, sharing the source/drain and gate, eliminating the planar n-p isolation gap.	This reduces the area by 50% while maintaining four-sided gate control, increases the drive current by 20%, and is compatible with chip-level backplane power supply.
2D-CFET	2030+	An MX ₂ /graphene monolayer channel is introduced, followed by a vertical merging of n/p atomic crystals.	The channel thickness is 0.6-1.2 nm. Quantum confinement is increased, and back-powered and four-sided gated technology are simultaneously used. The drive current is increased by 30%, and the subthreshold swing is reduced to below 60 mV/dec.

Пример: Развития системы «Микросхема» по направлению миниатюризации/ Example: Development of the "Microcircuit" system in the direction of miniaturization

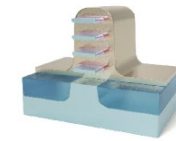
Требование 1
Requirement 1



HKMG



GAA

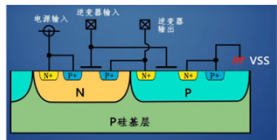


2D-CFET



ИКР

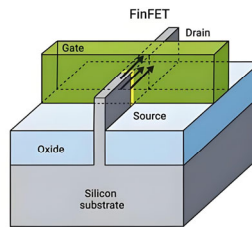
IFR



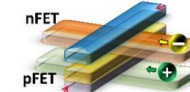
CMOS



Требование 2
Requirement 2



FinFET



CFET

Линия и ключивые шаги / Line and key steps

L8. Линия перехода на микроуровень

- Ключевые шаги: 1.Макрообъект, 2.Уменьшение размеров без изменения принципа действия, 3.Уменьшение размеров с изменением принципа действия, 4.Много маленьких с одинаковыми характеристиками (линия би-поли систем), 5.Много маленьких с разными характеристиками (линия би-поли систем), 6.Дробление элементов объекта (порошки, пористые материалы, пустота, пена, линия дробления), 7.Замена вещества полем (линия введения поля), 8.Переход на уровень доменов вещества из групп молекул или живых клеток, 9.Переход на уровень молекул (химия, биохимия), 10.Переход на уровень атомов (физика), 11.Переход на уровень элементарных частиц (квантовой физики), 12.Введение управления на макро или на микроуровне

L8. Line and key steps

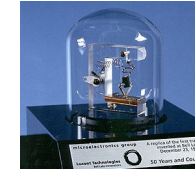
- Key steps: 1. Macro-object, 2. Reduction in size without changing the operating principle, 3. Reduction in size with a change in the operating principle, 4. Many small ones with the same characteristics (bi-poly system line), 5. Many small ones with different characteristics (bi-poly system line), 6. Fragmentation of the object's elements (powders, porous materials, emptiness, foam, fragmentation line), 7. Replacing the substance with a field (field introduction line), 8. Transition to the level of substance domains from groups of molecules or living cells, 9. Transition to the level of molecules (chemistry, biochemistry), 10. Transition to the level of atoms (physics), 11. Transition to the level of elementary particles (quantum physics), 12. Introduction of control at the macro or micro level

Развитие систем по 8-ой линии (переход на микроуровень)

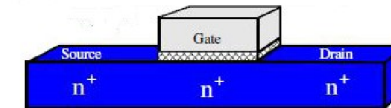
Шаг 1. Макрообъект: Электронные вакуумные лампы.



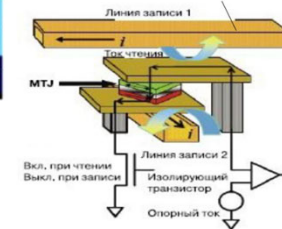
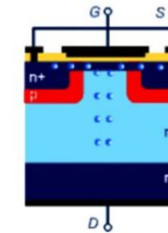
Шаг 2. Уменьшение размеров без изменения принципа действия:
Ранние дискретные транзисторы, интегральные схемы микронного уровня.



Шаг 3. Уменьшение размеров с изменением принципа действия:
Планарные MOSFET (2D-транзисторы).

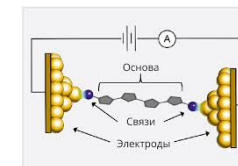


Шаг 7. Замена вещества полем (Замена вещества полем) :
Безпереходные полевые транзисторы (Junctionless FET), приборы с зарядовой связью (ПЗС/CCD).

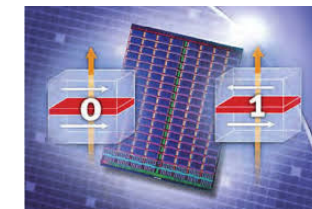


Шаг 8: Переход на уровень доменов (Domain) вещества: MRAM (магниторезистивная память), FeRAM (сегнетоэлектрическая память).

Шаг 9: Переход на молекулярный уровень (Molecular level) :
Молекулярная электроника.



Шаг 11: Переход на уровень элементарных частиц / Квантовый уровень:
Спинтроника (Spintronics), квантовые биты (кубиты).



Development of systems along the 8th line (transition to the micro level)

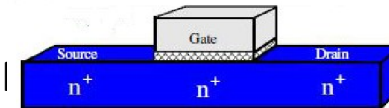
Step 1. Macroscopic Object: Vacuum Tubes.



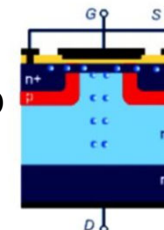
Step 2. Reducing Size Without Changing Operating Principle: Early Discrete Transistors, Micron-Level Integrated Circuits.



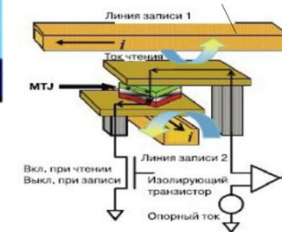
Step 3. Reducing Size with a Change in Operating Principle: Planar MOS (2D Transistors).



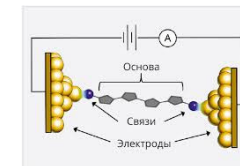
Step 7. Replacing Matter with a Field: Junctionless Field-Effect Transistor (FETs), Charge-Coupled Devices (CCDs).



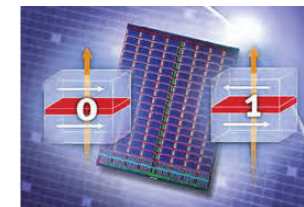
Step 8: Transition to the Domain Level of Matter: MRAM (Magnetoresistive Memory), FeRAM (Ferroelectric Memory).



Step 9: Transition to the Molecular Level: Molecular Electronics.



Step 11: Transition to the Elementary Particle Level / Quantum Level: Spintronics, Quantum Bits (Qubits).



Линия и ключивые шаги / Line and key steps

L5. Линии «моно – би – поли – свертывание»

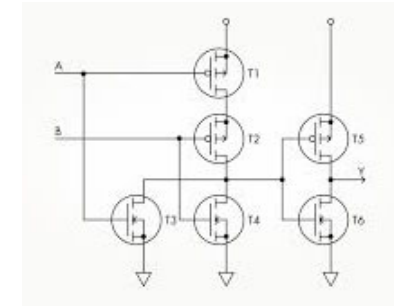
- Ключевые шаги: 1.Добавить к системе еще одну такую же систему (бисистема); 2.Добавить к системе много таких же систем (полисистема); 3.В одинаковых объединенных системах делают разными некоторые характеристики; 4.Вместо объединения одинаковых систем объединяются разные системы; 5.Объединяются системы и антисистемы; 6.Много одинаковых частей разных систем объединяются в один элемент (частичное свертывание); 7.Развиваются связи между объединенными системами; 8.Свертывание би- и полисистем в моносистему с возможным повторением цикла образования полисистем.

L5. Lines of "Mono-Bi-Poly-Collapse"

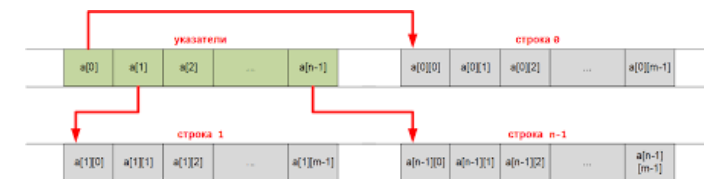
- Key steps: 1. Add another identical system to the system (bisystem); 2. Add many similar systems to the system (polysystem); 3. In identical combined systems, some characteristics are differentiated; 4. Instead of combining identical systems, different systems are combined; 5. Systems and anti-systems are combined; 6. Many identical parts of different systems are combined into a single element (partial collapse); 7. Connections between the combined systems develop; 8. Collapse of bi- and polysystems into a monosystem, with the possible repetition of the cycle of polysystem formation.

Развитие систем по 5-ой линии (в надсистему)

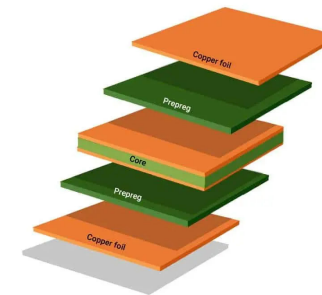
Шаг 1. Моносистема (Моносистема) : Дискретные логические вентили / Однофункциональные вакуумные лампы или транзисторные чипы.



Шаг 2. Однородная би- или полисистема (Би/Полисистема с одинаковыми объектами) : Ранние массивы памяти / Параллельное стекирование идентичных вычислительных блоков.



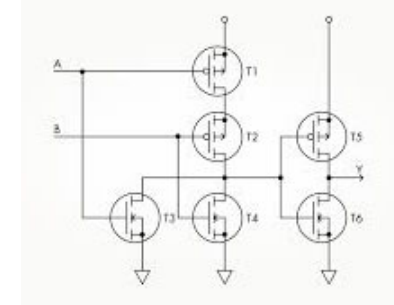
Шаг 4. Гетерогенная би- или полисистема (Би/Полисистема с различными объектами) : Интеграция на уровне печатной платы (ЦП + северный мост + южный мост + модули ОЗУ).



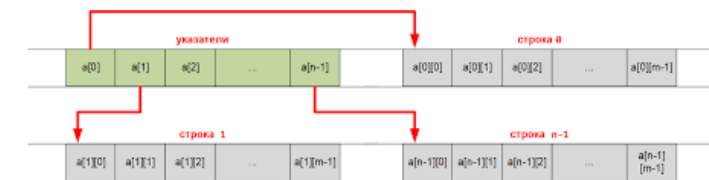
Шаг 6. Гетерогенная интеграция систем / Система на кристалле (Гетеросистема / SoC) : СнК (SoC — System-on-a-Chip) (например, мобильные процессоры, интегрирующие ЦП, ГП, ЦСП и сигнальный процессор изображения).

Development of systems along the 5th lines (into a supersystem)

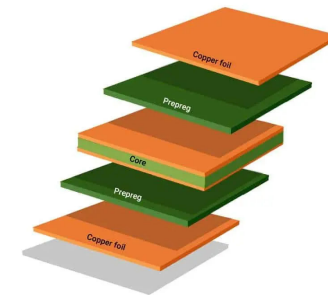
Step 1. Mono-system (Mono-system): Discrete logic gates / Single-function vacuum tubes or transistor chips.



Step 2. Homogeneous bi- or poly-system (Bi/Poly-system with identical elements): Early memory arrays / Parallel stacking of identical computing units.



Step 4. Heterogeneous bi- or poly-system (Bi/Poly-system with different elements): PCB-level integration (CPU + Northbridge + Southbridge + RAM modules).



Step 6. Heterogeneous system integration / System-on-a-Chip (Hetero-system / SoC): SoC (System-on-a-Chip) (e.g., mobile processors integrating a CPU, GPU, DSP, and image signal processor).

Линия и ключивые шаги / Line and key steps

L3. Линия дробления и динамизации

- Ключевые шаги: 1.Раздробить систему на две части – Раздробить систему на много, 2.частей – Жесткое объединение раздробленных частей – Объединение частей гибкими, 3.связями – Объединение частей полями – Сами разделенные части гибкие – Гибкие, 4.элементы объединенные управляемыми полями – Вся система гибкая – Вместо, 5.элементов управляемые поля взаимодействия.

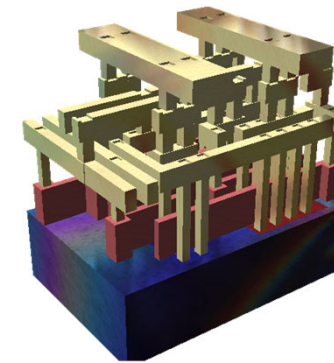
L3. The Line of Fragmentation and Dynamization

- Key Steps: 1. Divide the system into two parts – Divide the system into many 2. parts – Rigid unification of the fragmented parts – Unification of parts by flexible 3. connections – Unification of parts by fields – The separated parts themselves are flexible – Flexible 4. elements united by controlled fields – The entire system is flexible – Instead of 5. elements, controlled fields of interaction.

Развитие систем по 3-ой линии / Development of systems along the 3rd line

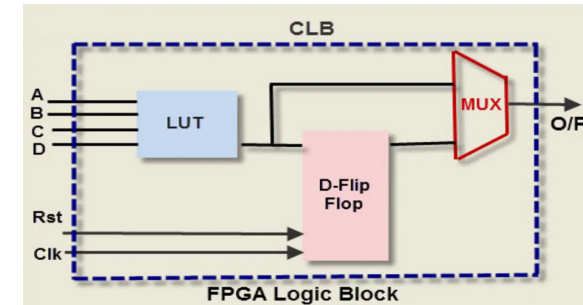
Шаг 1: Жесткая система (Жесткая система) : Ранняя жесткая логика / Специализированные ИС на стандартных ячейках с фиксированным фотошаблоном (Standard Cell ASIC).

Step 1: Hardware (Hardware): Early hard logic / Standard Cell ASICs.



Шаг 3: Гибкая система (Гибкая система / Система с одним или несколькими шарнирами) : Программируемые логические устройства (ПЛИС — PAL / CPLD / FPGA).

Step 1: Hardware (Hardware): Early hard logic / Standard Cell ASICs.



Линия и ключивые шаги / Line and key steps

L4. Линии согласования-рассогласования и структуризации

- Ключевые шаги: 1. Принудительное согласование частей – 2. Буферное (специальным элементом, полем или подсистемой) согласование частей – 3. Самосогласование частей без введения элементов и полей – 4. Временное согласование и структуризация – 5. Согласование ритмики процессов – 6. Использование капиллярно-пористой структуры для структуризации – 7. Использование эффектов и локальных активных добавок для согласования необходимых свойств

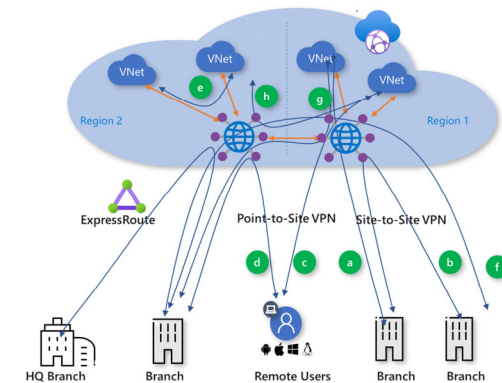
L4. Lines of Consistency-Mismatch and Structuring

- Key Steps: 1. Forced coordination of parts – 2. Buffer (using a special element, field, or subsystem) coordination of parts – 3. Self-consistency of parts without introducing elements and fields – 4. Temporal coordination and structuring – 5. Coordination of process rhythms – 6. Use of a capillary-porous structure for structuring – 7. Use of effects and local active additives to coordinate the required properties

Развитие систем по 4-ой линии / Development of systems along the 4rd line

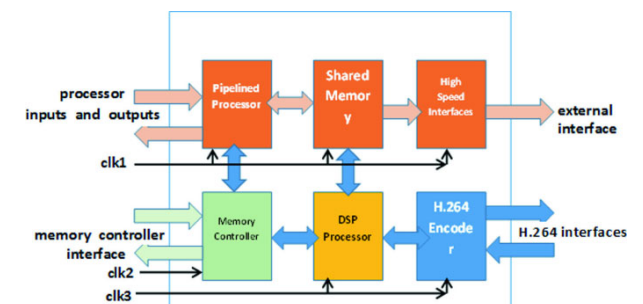
Шаг 2: Принудительное согласование (Принудительное согласование) : Архитектура с глобальной тактовой синхронизацией (Global Clock Architecture).

Step 2: Forced Alignment (Forced Alignment): Global Clock Architecture.

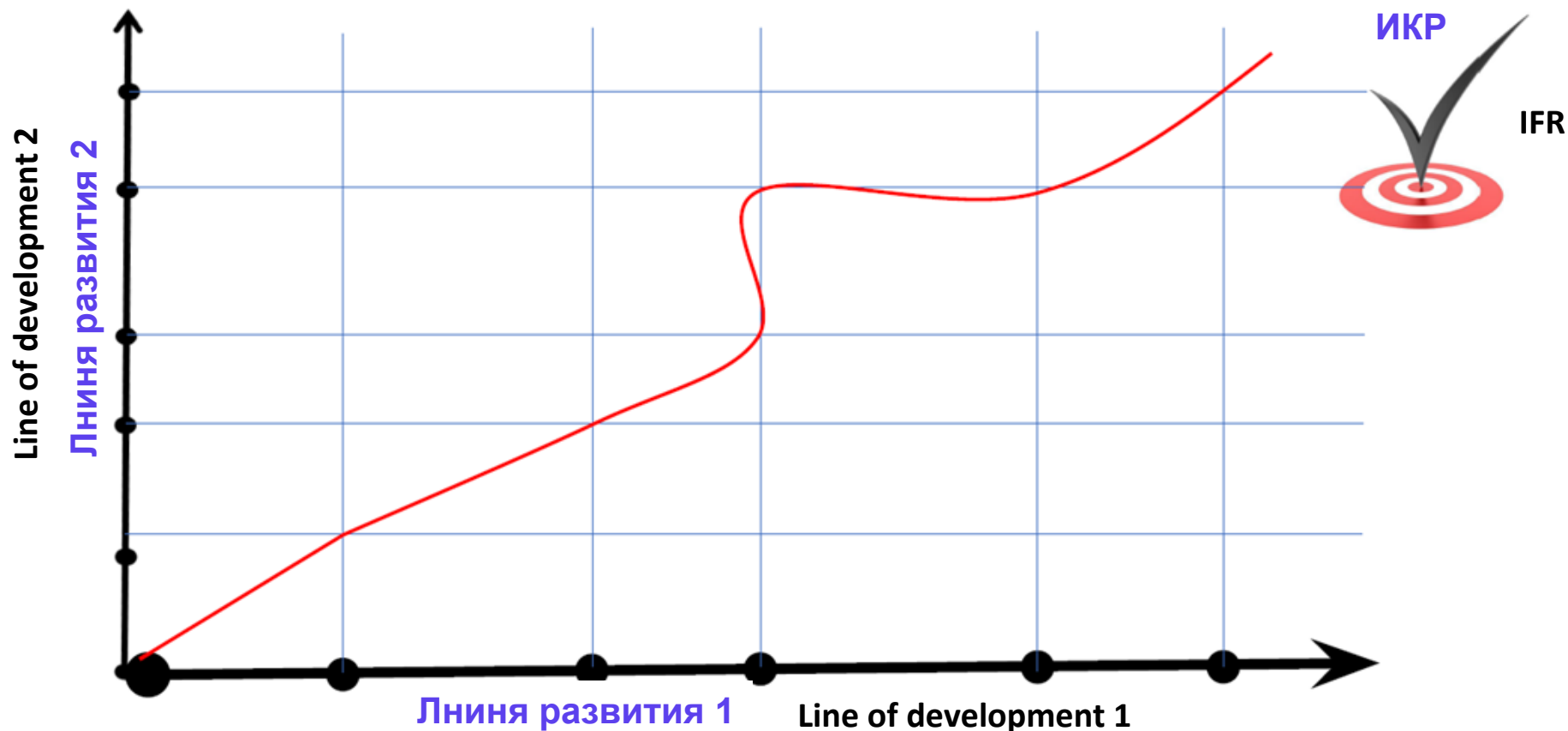


Шаг 4: Частичное рассогласование / Преобразование частоты (Частичное рассогласование) : Многотактовые домены (Multiple Clock Domains) / Технология DVFS (динамическое управление напряжением и частотой).

Step 4: Partial Alignment / Frequency Conversion (Partial Alignment): Multiple Clock Domains (MCDs) / DVFS (Dynamic Voltage and Frequency Control) technology.

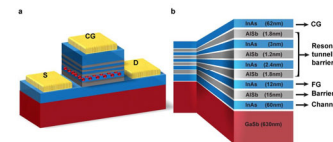


Линии, плоскости и пространства развития систем / Lines, planes and spaces of system development

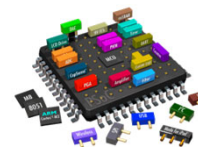


Развитие систем по двум линиям

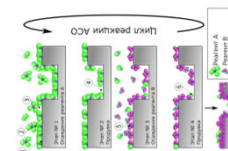
L8-4 и L5-2: Массивы памяти DRAM/SRAM, библиотеки стандартных ячеек (Standard Cell Libraries).



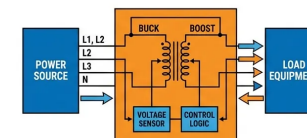
L8-5 и L5-4: Специализированные ячейки в ASIC/SoC (сочетание транзисторов с различными пороговыми напряжениями — Multi-Vt).



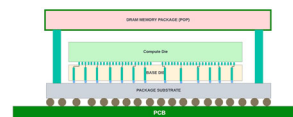
L8-10 и L5-8: Технология атомно-слоевого осаждения (ALD), одноатомные транзисторы.



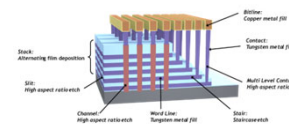
L8-12 и L4-7: Адаптивное регулирование напряжения (AVS), системы самочувствительного термоконтроля.



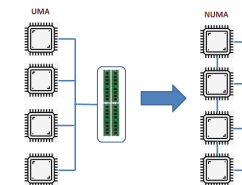
L5-5 и L3-2: Чиплеты (Chiplets) / 2.5D-упаковка (CoWoS).



L5-6 и L8-6: 3D-стекирование (память HBM / V-NAND / 3D IC).

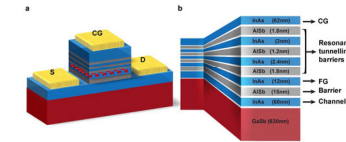


L5-7 и L4-2: Унифицированная архитектура памяти (UMA) / Размещение логических и аналоговых схем на общей подложке.

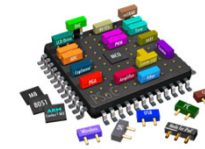


Development of systems along two lines

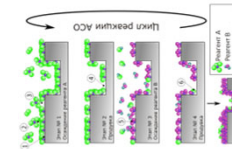
L8-4 and L5-2: DRAM/SRAM memory arrays, standard cell libraries.



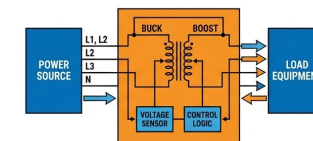
L8-5 and L5-4: Specialized cells in ASIC/SoC (combination of transistors with different threshold voltages - Multi-Vt).



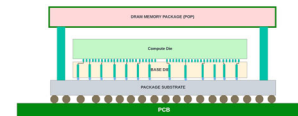
L8-10 and L5-8: Atomic Layer Deposition (ALD), single-atom transistors.



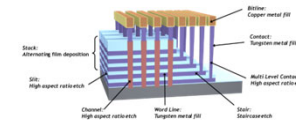
L8-12 and L4-7: Adaptive Voltage Regulation (AVS), self-sensitive thermal management systems.



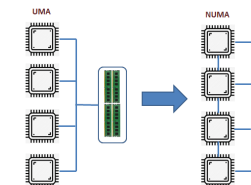
L5-5 and L3-2: Chiplets / 2.5D packaging (CoWoS).



L5-6 and L8-6: 3D stacking (HBM memory / V-NAND / 3D IC).



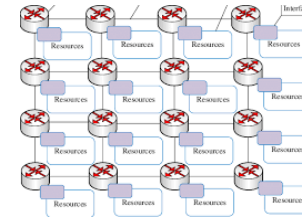
L5-7 and L4-2: Unified Memory Architecture (UMA) / Placing logic and analog circuits on a common substrate.



Развитие систем по двум линиям / Development of systems along two lines

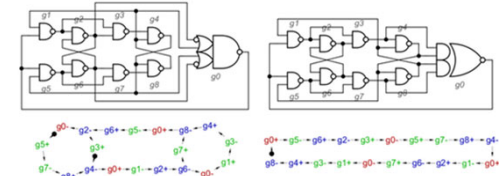
L3-3 и L5-4: Сеть на кристалле (NoC — Network on Chip).

L3-3 and L5-4: Network-on-Chip (NoC).



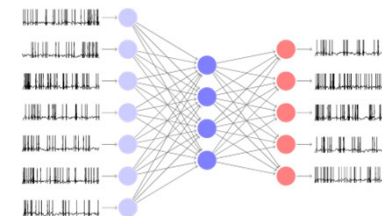
L4-4 и L3-2: Полностью асинхронная логика (Clockless Logic / Handshaking).

L4-4 and L3-2: Fully Asynchronous Logic (Clockless Logic / Handshaking).



L4-5 и L5-8: Аппаратное обеспечение импульсных нейронных сетей (SNN) / Нейроморфные чипы.

L4-5 and L5-8: Sputtering Neural Network (SNN) Hardware / Neuromorphic Chips.



L4-6 и L8-12: Тепловая авторегулировка частоты через обратную связь / Координация на основе фоновой связи.

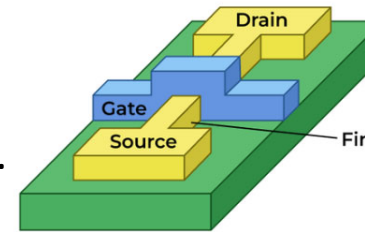
L4-6 and L8-12: Thermal Auto-Frequency Control via Feedback / Phonon-Coupled Coordination.



Развитие систем по трем линиям / Development of systems along three lines

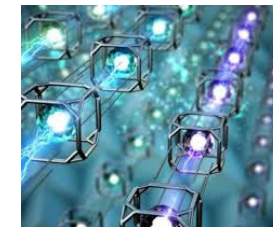
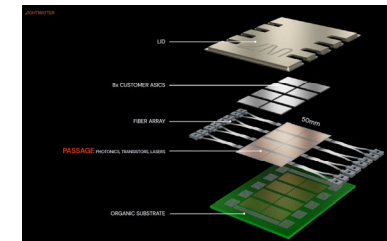
L8-6, L5-4, L3-3: FinFET (плавниковый транзистор).

L8-6, L5-4, L3-3: FinFET (fin-fed electron beam transistor).



L3-4, L8-10, L5-5: Кремниевая фотоника (Silicon Photonics) / Индуктивная связь на кристалле.

L3-4, L8-10, L5-5: Silicon Photonics / On-chip Inductive Coupling.

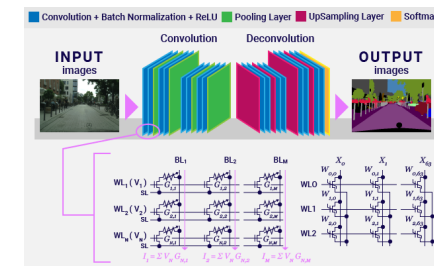


L3-5, L8-11, L4-4: Квантовая когерентность / Нелокальное взаимодействие (Non-local Interaction).

L3-5, L8-11, L4-4: Quantum Coherence / Non-local Interaction.

L5-8, L8-10, L4-3: Вычисления в памяти (CiM — Computation in Memory).

L5-8, L8-10, L4-3: Computation in Memory (CiM).



Развитие систем по многим линиям / Development of systems along multiple lines

На пересечении линий L8 * L5 * L3 * L4, предвидится будущий процессор чип как:

- Интеллектуальный кристалл, который использует спиновые или квантовые поля в качестве носителя (L8), выполняет вычисления непосредственно внутри ячеек памяти (L5), не имеет физических соединений, а взаимодействует через полевую сопряженность (L3), при этом вычислительные узлы спонтанно синхронизируются через ритмы нейронных импульсов (L4).
- Данное решение является максимальным положительным значением уравнения в рамках существующих законов физики.

At the intersection of lines L8 * L5 * L3 * L4, the future processor chip is envisioned as:

- An intelligent crystal that uses spin or quantum fields as a carrier (L8), performs calculations directly within memory cells (L5), has no physical connections, and interacts via field coupling (L3), with the computing nodes spontaneously synchronizing via neural impulse rhythms (L4).
- This solution is the maximum positive value of the equation within the existing laws of physics.



Линии, плоскости и пространства развития систем / Lines, planes and spaces of system development

- Линии, плоскости, пространства развития систем не только порождает новые концепции, но, что более важно, под управлением множества линий эволюции позволяет решения достигать более высокой идеальности, максимально приближая их к идеальному конечному результату (ИКР).
- The lines, planes, and spaces of system development not only generate new concepts, but, more importantly, under the control of multiple evolutionary lines, allow solutions to achieve greater ideality, bringing them as close as possible to the ideal final result (IFR).

$$I = \frac{\sum F}{\sum C + \sum H}$$

Ключевые шаги линий развития для повышения идеальности технической системы

Линия развития	Логическое описание пути (Шаги)	Логика практической реализации	Вклад в идеальность
L8 (Переход на микроуровень)	Макроуровень → Дробление → Атомарный уровень → Квантовый уровень	Из-за ограничений квантового туннелирования развитие замедляется на атомарном слое (шаг 10), что вынуждает переходить к другим осям.	Повышение функциональной плотности F
L5 (Интеграция)	Моносистема → Гетеросистема → Связанная система → Свертка (Конволюция)	Устранение физических границ через концепцию «вычисления в памяти» (CiM), что снижает энергозатраты на перемещение данных.	Снижение сложности C
L3 (Динамизация)	Жесткая система → Гибкая система → Полевое взаимодействие	Замена физических металлических проводников «полевой связью» для решения проблемы перегрузки разводки.	Снижение вредных факторов H
L4 (Согласование)	Принудительная синхронизация → Буферизация → Самосогласование	Отказ от глобальной тактовой частоты (источника высокого тепловыделения) в пользу «асинхронных импульсов» с энергопотреблением по требованию.	Максимальное подавление H

- Линии развития, переход с плоскости в пространство — это эффективные пути повышения идеальности технической системы.

Key steps of development lines to improve the ideality of a technical system

Development Line	Logical Description of the Path (Steps)	Practical Implementation Logic	Contribution to Ideality
L8 (Transition to the Micro Level)	Macro Level →Fragmentation →Atomic Level →Quantum Level	Due to the limitations of quantum tunneling, development slows down at the atomic level (step 10), forcing a shift to other axes.	Increase Functional Density F
L5 (Integration)	Monosystem →Heterosystem →Coupled System →Convolution	Eliminating physical boundaries through the "compute-in-memory" (CiM) concept, which reduces the energy consumption of data movement.	Reduce Complexity C
L3 (Dynamization)	Rigid System →Flexible System →Field Interaction	Replacing physical metal conductors with "field coupling" to solve the problem of wiring congestion.	Reduce Harmful Factors H
L4 (Coordination)	Forced Synchronization →Buffering →Self-Consistency	Eliminating the global clock frequency (a source of high heat dissipation) in favor of "asynchronous pulses" with on-demand power consumption.	Maximum Suppression H

- Lines of development, the transition from plane to space are effective ways to increase the ideality of a technical system.

Отличие между логическим описанием линий развития и фактической траекторией

- Логическое описание:
 - Определение: Ключевые Шаги линий развития ТРИЗ (например, Шаги 1–12 линии L8).
 - Характеристики: Абстрактность, непрерывность, линейность. Это своего рода «карта возможностей» (пространство потенциальных состояний).
- Фактическая реализация:
 - Определение: Реальный выбор стратегии развития, ограниченный законами физики, производственными технологиями и коммерческими затратами.
 - Характеристики: Конкретность, скачкообразность (прерывистость), нелинейность. Это поиск оптимального пути, основанный на анализе эффективности прироста идеальности.
- Ключевые шаги линий развития являются лишь классификационной логикой, в то время как «фактическая траектория» — это скачкообразный переход (квантовый скачок), определяемый эффективностью прироста идеальности.

The difference between a logical description of development lines and the actual trajectory

- Logical Description:
 - Key Steps of the TRIZ development lines (e.g., Steps 1–12 of the L8 line).
 - Characteristics: Abstractness, continuity, linearity. This is a kind of "map of possibilities" (a space of potential states).
- Practical Application:
 - Definition: The actual choice of development strategy, limited by the laws of physics, production technologies, and commercial costs.
 - Characteristics: Concreteness, discontinuity, nonlinearity. This is the search for the optimal path based on an analysis of the effectiveness of the increase in ideality.
- The key steps of the development lines are merely classificatory logic, while the "actual trajectory" is a jump-like transition (quantum leap) determined by the effectiveness of the increase in ideality.

Логическая последовательность шагов линий развития может не соответствовать реальным эволюционным шагам

- Линии (моно-би-поли, S-образная кривая и др.) — это абстрактные, идеализированные модели. Они выведены путем ретроспективного анализа тысяч успешных изобретений и патентов. Их цель — выявить общие закономерности и тенденции, а не описать исторический путь каждой системы.
- Они описывают "логику возможностей": Показывают, какие принципиальные пути улучшения системы существуют (например, чтобы увеличить управляемость, можно перейти от моно-системы к би- или поли-системе).
- Они нормативны: Часто используются как инструмент для прогнозирования и генерации новых идей. "Если система X находится на Шаге 'моно', логическим следующим шагом может быть 'би'".

The logical sequence of steps in the lines of development may not correspond to the actual evolutionary steps

- Lines (mono-bi-poly, S-curve, etc.) are abstract, idealized models. They are derived from a retrospective analysis of thousands of successful inventions and patents. Their purpose is to identify general patterns and trends, not to describe the historical path of each system.
- They describe the "logic of possibilities": They show the fundamental paths for improving the system (for example, to increase controllability, one could move from a mono-system to a bi- or poly-system).
- They are normative: They are often used as a tool for forecasting and generating new ideas. "If system X is at Step 'mono', the logical next step might be 'bi'."

Почему техпроцесс 2 нм более «идеален», чем вакуумные лампы?

- Эпоха вакуумных ламп (Стадия макроскопических физических объектов):
 - С (Затраты): Простое оборудование для поштучного производства, низкая себестоимость единицы изделия.
 - Н (Вредные факторы): Огромный вес, тепловая диссипация поглощает до 99% энергии, колоссальные габариты.
 - Результат: В знаменателе доминируют вредные эффекты (Н), следовательно, степень идеальности I крайне мала.
- Эпоха чипов 2 нм (Стадия предельного атомарного уровня):
 - С (Затраты): Чрезвычайная сложность и дороговизна производственной надсистемы (литографических машин).
 - F (Функции): Взрывной рост функциональной плотности на единицу вещества, который полностью компенсирует рост затрат (С).
- Закон передачи сложности:
 - Реальная эволюция происходит за счет повышения сложности надсистемы (инструментов производства) в обмен на «дематериализацию» целевой системы (физического воплощения чипа).
 - Идеальность измеряет «цену» единицы функции, а не стоимость строительства завода.
 - Удельная стоимость функции для 2 нм несоизмеримо ниже, чем для вакуумной лампы.

Why is the 2nm process technology more “ideal” than vacuum tubes?

- Vacuum Tube Era (Stage of Macroscopic Physical Objects):
 - C (Costs): Simple equipment for individual production, low unit cost.
 - H (Harmful Factors): Enormous weight, thermal dissipation absorbing up to 99% of the energy, colossal dimensions.
 - Result: The denominator is dominated by harmful effects (H), therefore, the degree of ideality (I) is extremely low.
- 2nm Chip Era (Stage of the Ultimate Atomic Level):
 - C (Costs): Extreme complexity and high cost of the production supersystem (lithography machines).
 - F (Functions): Explosive growth in functional density per unit of substance, which fully offsets the increase in costs (C).
- Law of Complexity Transfer:
 - Real evolution occurs through increasing the complexity of the supersystem (production tools) in exchange for the "dematerialization" of the target system (the physical embodiment of the chip).
 - Ideality measures the "price" of a unit of function, not the cost of building a factory.
 - The unit cost of a function for 2 nm is incomparably lower than for a vacuum tube.

Применение возможностей LLM

1. Требуется ли искусственный интеллект (ИИ) в процессе данного анализа?
Крайне необходим.

2. Роль ИИ:

А. Незаменимые

Логическое выравнивание многомерных пересечений

Междисциплинарный перенос концепций

Б. Вспомогательные

Определение исходных линий:

Ценностное суждение для принятия окончательного решения

3. Результаты и эффекты инноваций с использованием ИИ

Первый уровень: «Панорамность» результата

Второй уровень: «Рискоустойчивость» решений

Третий уровень: «Ускоренное приближение» к ИКР

LLM Capabilities Application

1. Is artificial intelligence (AI) required in this analysis? Absolutely.

2. The Role of AI:

A. Essential

Logical alignment of multidimensional intersections

Interdisciplinary transfer of concepts

B. Supportive

Defining baselines:

Value judgment for final decision-making

3. Results and effects of AI-enabled innovation

First level: "Panoramic view" of the result

Second level: "Risk tolerance" of solutions

Third level: "Accelerated approach" to the ICR

Человеко-машинного взаимодействия / Human-machine interaction

- ИИ ускоряет потенциал: Скорость поиска решений многократно возрастает.
 - ИИ сокращает когнитивные ограничения: Благодаря панорамному обзору снижается сопротивление разработке, вызванное дефицитом информации.
 - Инновации превращаются из «линейного развития» в «пространственный переход».
-
- AI accelerates potential: The speed of finding solutions increases exponentially.
 - AI reduces cognitive limitations: Thanks to a panoramic view, development resistance caused by a lack of information is reduced.
 - Innovation is transformed from "linear development" to "spatial transition."

Выводы

- Линии развития имеют свою логическую модель описания;
- Линии развития могут взаимодействовать друг с другом и образовывать таким образом плоскости и пространства развития систем;
- Логическая последовательность шагов линий развития может не соответствовать реальным эволюционным шагам (последовательность может изменяться, шаги одной и той же линии могут применяться совместно);
- На практике линии развития можно использовать:
 - 1) как логическая модель эволюции для обобщения и прогнозирования развития системы,;
 - 2) как морфологический ящик возможных переходов (изменений) на подобию приемов разрешения противоречий, которые можно использовать при решении изобретательских задач с учетом реальных ресурсов и комплексов противоречий;
- Подбор и применение комплексов эволюционных шагов морфологического ящика на основе линий развития и сочетаний этих шагов эффективнее всего реализовывать с применением возможностей LLM;
- Приведенный пример показывает эффективность практического применения такого подхода при решении изобретательской задачи.

Conclusions

- Evolutionary lines have their own logical description model;
- Evolutionary lines can interact with each other, thus forming planes and spaces of system development;
- The logical sequence of steps in evolutionary lines may not correspond to actual evolutionary steps (the sequence can change, and steps within the same line can be used together);
- In practice, evolutionary lines can be used:
 - 1) as a logical evolutionary model for generalizing and predicting system development;
 - 2) as a morphological box of possible transitions (changes), similar to contradiction resolution techniques that can be used to solve inventive problems taking into account real resources and contradiction complexes;
- The selection and application of sets of evolutionary steps in the morphological box based on evolutionary lines and combinations of these steps is most effectively implemented using the capabilities of LLM;
- The given example demonstrates the effectiveness of the practical application of this approach in solving an inventive problem.

Пример: Развития системы «Микросхема» / Example: Development of the “Microcircuit” system

Перечень типовых шагов по устранению противоречия

- **Оптимизация материалов** (переход от вакуумных ламп к полупроводникам).
- **Миниатюризация** (уменьшение размеров транзисторов, закон Мура).
- **Энергоэффективные архитектуры** (низковольтные процессоры, многоядерные системы).
- **Использование новых физических принципов** (квантовые вычисления, оптоэлектроника).
- **Адаптивное управление** (динамическое регулирование частоты и напряжения).
- **Интеграция в надсистему** (облачные вычисления, распределенные системы).

List of typical steps to resolve the contradiction

- **Material optimization** (transition from vacuum tubes to semiconductors).
- **Miniaturization** (reduction in transistor size, Moore's Law).
- **Energy-efficient architectures** (low-voltage processors, multi-core systems).
- **Use of new physical principles** (quantum computing, optoelectronics).
- **Adaptive control** (dynamic frequency and voltage regulation).
- **Integration into a supersystem** (cloud computing, distributed systems).

Развитие систем по 8-ой линии (микроуровень)

Ключевое противоречие: Как с помощью меньшего физического пространства ($\sum H \downarrow$) обеспечить более высокую способность к обработке логической информации ($\sum F \uparrow$).

Шаг 1: Вакуумная электронная лампа.

Шаг 2: Первые германиевые/кремниевые транзисторы.

Шаг 3: Планарный MOSFET (2D-транзистор).

Шаг 4: Пересечение L8-4 \ L5-2: Массивы ячеек DRAM / SRAM.

Шаг 5: Пересечение L8-5 \ L5-4: Транзисторы с разным пороговым напряжением (Multi-Vt) в одном кристалле.

Шаг 6: Пересечение L8-6 \ L5-6: FinFET (Плавниковый транзистор) / Наноллисты (Nano-sheets).

Шаг 7: Замена вещества полем (Введение поля) : Безпереходный транзистор (Junctionless FET).

Шаг 8: Переход на уровень доменов (Магнитные/Электрические домены) : MRAM (Магниторезистивная память) / STT-RAM.

Шаг 9: Переход на уровень молекул: Молекулярные диоды и переключатели.

Шаг 11: Переход на уровень элементарных частиц (Квантовый уровень) : Спинтроника / Кубиты на квантовых точках.

Development of systems along the 8th line (micro level)

The key contradiction: How to achieve higher logical information processing capacity ($\Sigma H \downarrow$) using less physical space ($\Sigma F \uparrow$).

Step 1: Vacuum tube. **Step 2:** First germanium/silicon transistors.

Step 3: Planar MOSFET (2D transistor).

Step 4: Intersection L8-4 \ L5-2: DRAM/SRAM cell arrays.

Step 5: Intersection L8-5 \ L5-4: Multi-Vt transistors on a single die.

Step 6: Intersection L8-6 \ L5-6: FinFET (Fin FET) / Nanosheets.

Step 7: Replacing matter with a field (Field introduction): Junctionless FET.

Step 8: Moving to the domain level (Magnetic/Electric domains): MRAM (Magnetoresistive memory) / STT-RAM.

Step 9: Moving to the molecular level: Molecular diodes and switches.

Step 11: Moving to the elementary particle level (Quantum level): Spintronics / Quantum dot qubits.

Развитие систем по 5-ой линии (моно-би-поли)

Ключевое противоречие: Между усложнением функций системы ($\sum F \uparrow$) и стоимостью связи/занимаемым пространством между компонентами ($\sum H \uparrow$).

Шаг 1: Двухъядерные процессоры / Пара чипов на одной плате.

Шаг 2: Многоядерные процессоры (Multi-core) / Массивы памяти.

Шаг 3: Пересечение L5-3 \ L4-3: Архитектура big.LITTLE (сочетание производительных и энергоэффективных ядер).

Шаг 4: Вместо объединения одинаковых систем объединяются разные системы (Гетерогенная интеграция) : Система на кристалле (SoC: CPU + GPU + NPU + ISP).

Шаг 6: Пересечение L5-6 \ L3-3: Унифицированная архитектура памяти (UMA) / Сеть на кристалле (NoC).

Шаг 7: Пересечение L5-7 \ L8-6: Чиплеты (Chiplets) / Интерпозеры (Interposer) / 3D-стекирование (HBM).

Шаг 8: Пересечение L5-8 \ L8-10: Вычисления в памяти (CiM) / Нейроморфные чипы на Мемристоры (Memristors).

Development of systems along the 5th line (mono – bi – poly)

The key contradiction: Between the increasing complexity of system functions ($\sum F \uparrow$) and the cost of communication/space occupied between components ($\sum H \uparrow$).

Step 1: Dual-core processors / Pair of chips on a single board.

Step 2: Multi-core processors (Multi-core) / Memory arrays.

Step 3: Intersection of L5-3 \ L4-3: big.LITTLE architecture (combination of high-performance and energy-efficient cores).

Step 4: Instead of combining identical systems, different systems are combined (Heterogeneous Integration): System-on-Chip (SoC: CPU + GPU + NPU + ISP).

Step 6: Intersection of L5-6 \ L3-3: Unified Memory Architecture (UMA) / Network-on-Chip (NoC).

Step 7: Intersection L5-7\L8-6: Chiplets / Interposers / 3D Stacking (HBM).

Step 8: Intersection L5-8\L8-10: Computing-in-Memory (CiM) / Neuromorphic Chips on Memristors.

Развитие систем по 3-ой линии (дробления-динамизации)

Ключевое противоречие: Между фиксированностью структуры (жесткая разводка / постоянные параметры) и изменчивостью среды или нагрузки.

Шаг 2: Масочные ASIC (Standard Cell ASIC).

Шаг 3: Пересечение L3-3 \ L5-4: FPGA (Программируемые логические интегральные схемы) / NoC (Сеть на кристалле).

Шаг 4: Пересечение L3-4 \ L8-7: Программируемые аналоговые массивы (FPAА) / Оптические межсоединения на чипе.

Шаг 5: Пересечение L3-5 \ L5-8 \ L8-11: Самоорганизующаяся «умная материя» / Реконфигурируемые квантовые процессоры.

Development of systems along the 3th line (fragmentation and dynamization)

The key tension: Between the fixed structure (rigid wiring/constant parameters) and the variability of the environment or workload.

Step 2: Mask ASICs (Standard Cell ASICs).

Step 3: Intersection L3-3\L5-4: FPGAs (Field Programmable Gate Arrays) / NoCs (Network-on-Chip).

Step 4: Intersection L3-4\L8-7: Field Programmable Analog Arrays (FPAAs) / On-Chip Optical Interconnects.

Step 5: Intersection L3-5\L5-8\L8-11: Self-organizing "smart matter" / Reconfigurable quantum processors.

Развитие систем по 4-ой линии (согласования)

Ключевое противоречие: Между потребностью системы в сложной координации ($\sum F \uparrow$) и производительным барьером или энергозатратами централизованного управления ($\sum H \uparrow$).

Шаг 1: Архитектуры с единым глобальным тактовым сигналом (Global Clock).

Шаг 2: Тактовые буферы / Регистры-защелки / Оптические тактовые сети.

Шаг 3: Пересечение L4-3 \ L3-3: Асинхронная логика (Clockless / GALS — Global Asynchronous Local Synchronous).

Шаг 5: Пересечение L4-5 \ L8-11: Нейроморфные чипы со спайковой архитектурой (Spiking Neural Networks — SNN).

Шаг 6: Пересечение L4-6 \ L8-6: Вертикальные нанопроволочные транзисторы / Многослойные пористые диэлектрики (Low-k).

Шаг 7: Пересечение L4-7 \ L8-12: Адаптивные материалы с фазовым переходом (PCM) / Саморегулирующиеся термо-интерфейсы.

Development of systems along the 4th line (coordination-discoordination and structuring)

The key tension: Between the system's need for complex coordination ($\sum F \uparrow$) and the throughput barrier or power costs of centralized control ($\sum H \uparrow$).

Step 1: Architectures with a single global clock (Global Clock).

Step 2: Clock buffers / Latch registers / Optical clock networks.

Step 3: Intersection L4-3 \ L3-3: Asynchronous logic (Clockless / GALS - Global Asynchronous Local Synchronous).

Step 5: Intersection L4-5 \ L8-11: Spiking Neural Networks (SNN).

Step 6: Intersection L4-6 \ L8-6: Vertical nanowire transistors / Multilayer porous dielectrics (Low-k).

Step 7: Crossing L4-7 \ L8-12: Adaptive Phase Change Materials (PCM) / Self-regulating Thermal Interfaces.

Итоги примера / Results of the example

- Проведенный анализ показывает, что линии эволюции в совокупности указывают на единую стратегическую цель: устранение любых форм избыточности традиционной архитектуры (габаритов, энергопотребления и задержек) путем глубокой интеграции свойств материалов и физических эффектов.
- Линия L8 прорабатывает глубину вещества (микроуровень), L5 — широту пространственной интеграции (свёртывание), L3 обеспечивает гибкость и адаптивность структуры (динамизацию), в то время как L4 решает проблему сложности процессов согласования.
- The analysis shows that the evolutionary lines, taken together, point to a single strategic goal: eliminating all forms of redundancy in traditional architecture (size, power consumption, and delays) through the deep integration of material properties and physical effects.
- Line L8 explores the depth of matter (micro-level), L5 addresses the breadth of spatial integration (folding), L3 ensures the flexibility and adaptability of the structure (dynamization), while L4 addresses the complexity of coordination processes.



Q&A

SESSION



THANK YOU!
Спасибо!

